



日本国特許庁  
JAPAN PATENT OFFICE

別紙添付書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office

出願年月日

Date of Application:

2001年12月11日

出願番号

Application Number:

特願2001-377165

[ST.10/C]:

[JP2001-377165]

出願人

Applicant(s):

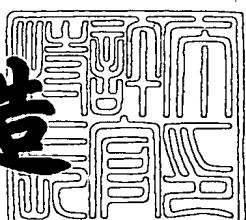
株式会社日立製作所

株式会社日立超エル・エス・アイ・システムズ  
日立デバイスエンジニアリング株式会社

2002年3月5日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2002-3013401

【書類名】 特許願  
 【整理番号】 H01018981  
 【あて先】 特許庁長官 殿  
 【国際特許分類】 H04N 5/235  
 H04N 5/243

## 【発明者】

【住所又は居所】 東京都小平市上水本町5丁目22番1号 株式会社 日立超エル・エス・アイ・システムズ内

【氏名】 松本 宏之

## 【発明者】

【住所又は居所】 東京都小平市上水本町5丁目22番1号 株式会社 日立超エル・エス・アイ・システムズ内

【氏名】 高橋 隆

## 【発明者】

【住所又は居所】 千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

【氏名】 尾高 照明

## 【発明者】

【住所又は居所】 千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

【氏名】 中村 雅志

## 【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内

【氏名】 志田 光司

## 【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

## 【特許出願人】

【識別番号】 000233169

【氏名又は名称】 株式会社 日立超エル・エス・アイ・システムズ

## 【特許出願人】

【識別番号】 000233088

【氏名又は名称】 日立デバイスエンジニアリング株式会社

## 【代理人】

【識別番号】 100085811

## 【弁理士】

【氏名又は名称】 大日方 富雄

## 【先の出願に基づく優先権主張】

【出願番号】 特願2001-124367

【出願日】 平成13年 4月23日

## 【手数料の表示】

【予納台帳番号】 027177

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9006565

【包括委任状番号】 9107732

【包括委任状番号】 9107008

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 CMO S型固体撮像素子を用いた撮像システム

【特許請求の範囲】

【請求項 1】 CMO S型固体撮像素子と該CMOS型固体撮像素子からの画素読出信号を処理する信号処理用半導体集積回路とを備えた撮像システムであって、

前記信号処理用半導体集積回路は、被写体照明光源の光量を検出するための専用の光電変換素子を用いることなく、前記CMOS型固体撮像素子からの画素読出信号に基づいて被写体照明光源の周波数を弁別可能に構成されていることを特徴とする撮像システム。

【請求項 2】 CMO S型固体撮像素子と該CMOS型固体撮像素子からの画素読出信号を処理する信号処理用半導体集積回路とを備えた撮像システムであって、

前記CMOS型固体撮像素子の撮像領域上に設定された第1の領域の明るさを検出する第1レベル検出手段と、前記第1の領域よりも大きな第2の領域の明るさを検出する第2レベル検出手段と、前記第1レベル検出手段と第2レベル検出手段の検出レベルに基づいて被写体照明光源の点滅を判定する光源点滅判定手段とを備えたことを特徴とする撮像システム。

【請求項 3】 前記光源点滅判定手段は、前記第1レベル検出手段の検出レベルの変化が大きくかつ前記第2レベル検出手段の検出レベルの変化が小さい場合に、被写体照明光源が点滅していると判定することを特徴とする請求項2に記載のCMOS型固体撮像素子用カメラシステム。

【請求項 4】 前記第1の領域は1水平走査ライン上の画素により構成され、前記第2の領域は複数の水平走査ライン上の画素により構成されることを特徴とする請求項2または3に記載の撮像システム。

【請求項 5】 前記CMOS型固体撮像素子の各画素の電荷蓄積時間が被写体照明光源の点滅周期またはその整数倍となるように設定することによりフリッカ力を除去する電荷蓄積制御手段を備えていることを特徴とする請求項2～4のいずれかに記載の撮像システム。

【請求項6】 前記CMOS型固体撮像素子の各画素の電荷蓄積時間をプログラム処理によって設定する制御装置を備え、前記第1レベル検出手段と第2レベル検出手段の検出レベルに基づく被写体照明光源の点滅判定を前記制御装置のプログラム処理によって行うように構成されていることを特徴とする請求項2～5のいずれかに記載の撮像システム。

【請求項7】 CMOS型固体撮像素子を用いた撮像システムであって、各画素の電荷蓄積時間が被写体照明光源の点滅周期と同一またはその整数倍となるように設定する電荷蓄積制御手段を備えることを特徴とする撮像システム。

【請求項8】 前記電荷蓄積制御手段は、電荷蓄積時間を、1本の水平走查ラインを走査するのに要する時間を単位にして設定することを特徴とする請求項7記載の撮像システム。

【請求項9】 前記電荷蓄積制御手段は、前記電荷蓄積時間を被写体照明光源の点滅周期と同一もしくはその整数倍の周期で切り換えて各画素の電荷蓄積量を段階的に可変設定するとともに、画素読出信号の連続的なゲイン制御によってステップ間の蓄積光量段差を補間することを特徴とする請求項7または8に記載の撮像システム。

【請求項10】 前記ゲイン制御を、CMOS型固体撮像素子内にて行うこととする請求項9記載の撮像システム。

【請求項11】 前記ゲイン制御をCMOS型固体撮像素子の外部に取り出された画素読出信号に対して行うことを特徴とする請求項9または10に記載の撮像システム。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、CMOS型固体撮像素子を用いた撮像システムに適用して有効な技術に関するものであって、特に撮影環境に応じて撮影画像の明るさを制御する自動アイリス調整機能を備えたカメラシステムにおいて蛍光灯フリッカをキャンセルするのに利用して有効な技術に関するものである。

##### 【0002】

## 【従来の技術】

ビデオカメラや電子スチールカメラの撮像素子としては、CCD型固体撮像素子とCMOS型固体撮像素子がある。このうちCMOS型固体撮像素子は、CCD型固体撮像素子に比べて消費電力が少なく、ビデオカメラやデジタルカメラの小型／軽量化に適しているという利点がある。CCD型固体撮像素子は、画素毎に光電変換して蓄積した電荷を転送用CCDに全画素同一タイミングで一斉に並列転送した後、その転送用CCD内を直列転送して出力するが、CCD内での電荷転送効率を高めるためには高い電位差を作る必要がある。このため、消費電力が大きくなってしまう。

## 【0003】

一方、CMOS型固体撮像素子は、画素毎に光電変換して蓄積した電荷を画素毎に電圧変換して增幅し、これをマトリックス選択回路で画素毎に順次選択して読み出す。この方式だと、たとえば+3.3V程度の単一電源だけで動作でき、消費電力はCCD型に比べて数分の一に下げることができる。さらに、CMOSプロセスを利用して製造できるので、A/D変換器や增幅回路やなどの周辺回路も一緒に集積しやすい。

## 【0004】

以上のような利点があるため、最近は、たとえば携帯型データ端末機などのように、小型／軽量化への要求がとくに高い用途にて、CMOS型固体撮像素子によるカメラシステムが使用されるようになってきた。また、NTSC (National Television System Committee) 方式など各種方式のビデオカメラシステムにも、CMOS型固体撮像素子が使用されるようになってきた。これに応えるべく、A/D変換器や增幅回路やなどの周辺回路を集積するとともに、1フレームごとに各画素の電荷蓄積時間を外部から設定できるようにした電子シャッタ機能付のCMOS型固体撮像素子が市場に提供されるようになってきた。

## 【0005】

## 【発明が解決しようとする課題】

CMOS型固体撮像素子を用いたカメラシステムを一般家庭やオフィスの蛍光灯照明下で使用すると、撮影画像のフレーム（画面）内に帯状の濃淡斑（あるいは

は輝度段差) が生じる。この濃淡斑は、CMOS型固体撮像素子の電荷蓄積タイミングと蛍光灯の点滅周期との間のビート干渉により生じる現象であって、いわゆる一種の蛍光灯フリッカである。

## 【0006】

この蛍光灯フリッカはCCD型固体撮像素子を用いたカメラシステムにおいても生じるが、CCD型固体撮像素子の場合は、全画素の電荷蓄積が同一タイミングで行われるため、蛍光灯フリッカによる影響は、フレーム間での濃淡変化(あるいは輝度変化)となって現われ、フレーム内での濃淡斑が生じることはなかった。このCCD型固体撮像素子におけるフレーム間での濃淡変化は、たとえばAGC(自動利得制御)などによって比較的容易に修正する技術が提供されている(たとえば、特開平4-94273、特開平4-135382)。

ところが、CMOS型固体撮像素子を用いたカメラシステムにおいては、図5に示すように、蛍光灯フリッカによる影響がフレーム内に縞模様状の濃淡斑となって現われ、画質を著しく損なうことが判明した。この濃淡斑は、次のようにして生じる。

## 【0007】

図4の(a)に示すように、蛍光灯の光量は電源周波数の2倍の周波数、つまり電源周期の1/2周期で変化する。一般に電源周波数は50Hzまたは60Hzであるが、50Hzでは10m秒周期、60Hzでは8.3m秒周期で光量が変化する。

CMOS撮像素子にも、CCD型固体撮像素子と同様、1フレームごとに各画素の電荷蓄積時間を制御する電子シャッタ機能が備えられている。しかし、その電荷蓄積の開始と終了のタイミングは、CCD型固体撮像素子では、フレーム内の全画素が同一タイミングで一斉に電荷蓄積が開始され終了されるのに対し、CMOS型固体撮像素子では、全画素に同じ電荷蓄積時間与えるような電荷蓄積制御を行うものの、そのタイミングが画素毎に異なる。

## 【0008】

前述したように、CCD型固体撮像素子では、画素毎に光電変換して蓄積した電荷を転送用CCDに全画素同一タイミングで一斉に並列転送してから読み出す

が、CMOS型固体撮像素子では、画素毎に光電変換して蓄積した電荷をマトリックス選択回路で画素毎に順次選択して読み出す。このため、その画素の電荷蓄積タイミングはマトリックス選択回路による読み出しが選択のタイミングに依存する。つまり、マトリックス回路で選択されて読み出される時点にて蓄積されている電荷が読み出される。したがって、CMOS型固体撮像素子における各画素の電荷蓄積タイミングは、その画素の読み出しが順に少しずつ異なる。

## 【0009】

たとえば、図4の(b)に示すように、各画素の電荷蓄積時間が1フレームごとにそれぞれT秒( $T <$ 電源周期の半分)であった場合、2つの画素AとBは共に同じT秒間電荷蓄積されるが、その電荷蓄積の開始と終了のタイミングは画素AとBとで異なる。このため、画素AとBの電荷蓄積時間が同じであっても、そのT秒間の電荷蓄積が開始されてから終了するまでの蓄積光量(図中の斜線部分の面積に相当)は、蛍光灯の光量変化により異なってくる。

## 【0010】

この結果、各画素の電荷蓄積時間は同じでも、画素毎に蓄積光量が変化とともにその変化が順次蓄積されて、フレーム内に濃淡斑(輝度段差)が生じる。NTSCなどのラスタスキャン方式のビデオカメラの場合は、水平走査線の濃度が周期的に変化して帯状の濃淡斑が生じる。このフレーム内に生じる濃淡斑は画像内容との区別がつきにくく、AGCなどの従来技術では修正できない。

## 【0011】

従来、上記のような不具合をなくすため、CMOS型固体撮像素子内にフリッカ検出専用のフォトダイオードを搭載し、出画領域の画素の信号読み出しあとは別に垂直転送クロックと同期してフォトダイオードの検出信号を読み出して判別する機構を設け、輝度変化をサンプリングすることにより蛍光灯点滅周波数100/120Hzの自動判別、およびフリッカキャンセルを行う方式等が提案されている(ISSCC 2001/February 5, 2001 "DIGEST OF TECHNICAL PAPERS pp90, pp91")。

## 【0012】

しかし、上記方法により蛍光灯点滅周波数100/120Hzを自動判別する

方式の場合、撮像素子内にフリッカ検出領域（フォトダイオード）を設けているためチップサイズが増大する。また、フォトダイオードからの検出信号を処理する専用の信号処理回路も必要になるため、さらにチップサイズが増大しコストアップが避けられない点が問題となる。

## 【0013】

本発明は以上のような問題点に鑑みてなされたもので、第1の目的は、CMOS型固体撮像素子を用いるビデオカメラのような撮像システムにおいて、蛍光灯等の照明光源フリッカによって画像フレーム内に現れる濃淡斑を比較的簡単な構成手段で効果的に防止できるフリッカキャンセル技術を提供することにある。

## 【0014】

本発明の第2の目的は、CMOS型固体撮像素子を用いる撮像システムにおいて、光源フリッカによる画質の低下を効果的に防止しながら、自動アイリス調整を広範囲かつ円滑に行わせることができる技術を提供することにある。

本発明の第3の目的は、CMOS型固体撮像素子を用いる撮像システムにおいて、フリッカキャンセルに先立って行う蛍光灯フリッカの発生の有無をフォトダイオードのような専用の手段を設けることなく自動判別できる技術を提供することにある。

本発明の前記ならびにそのほかの目的と特徴は、本明細書の記述および添付図面からあきらかになるであろう。

## 【0015】

## 【課題を解決するための手段】

本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。

すなわち、本願の第1の発明は、CMOS型固体撮像素子を用いた撮像システムにおいて、各画素の電荷蓄積時間が蛍光灯点滅周期またはその整数倍となるように設定する電荷蓄積制御手段を備えるようにしたものである。これにより、フレーム内の濃淡斑となって現れる蛍光灯等の照明光源によるフリッカを簡単な構成手段でもって効果的に防止できる。

例えば、図10(a)のように蛍光灯点滅周期がTであった場合の各画素の蓄積光

量は、電荷蓄積時間をTに設定すれば、図7の画素A、B、C、Dの蓄積光量はそれぞれ図10(b)～(e)のようになり、全画素の蓄積光量（図中の斜線部分の面積に相当）の差はなくなり、蛍光灯の点滅に伴なう光量変化波形の1山分の面積と一致するため、フリッカの影響を受けないこととなる。図10より、電荷蓄積時間をTの整数倍としても全画素において蓄積光量の差は生じないことは明らかである。

## 【0016】

また、上記手段において、水平走査ラインを単位にして前記電荷蓄積時間を設定すれば、CMOS型固体撮像素子の機能を利用して電荷蓄積時間を簡単かつ正確に設定することができる。さらに、前記電荷蓄積時間を被写体照明光源の点滅周期と同じかその整数倍の周期で切り換えて各画素の蓄積光量を段階的に可変設定するとともに、画素読出信号の連続的なゲイン制御によってステップ間の蓄積光量段差を補間するように構成すれば、蛍光灯等の照明光源によるフリッカを効果的に防止しながら、自動アイリス調整を広範囲かつ円滑に行わせることができる。この場合、前記ゲイン制御はCMOS型固体撮像素子の内部と外部のいずれか一方または両方で行わせることができる。

また、上記の場合、例えば、電源周波数50Hz用の蛍光灯フリッカキャンセル制御を動作させておき、フリッカ有りと判断した場合には、電源周波数60Hz用の蛍光灯フリッカキャンセル制御へとモードを切り換えるようにすると良い。

## 【0017】

本願の第2の発明は、濃淡斑の1/2周期よりも小さい幅の画素エリアでは、時間と共に明るさが変化する一方、濃淡斑の輝度段差が平滑化される程度の大領域の画角エリアの場合、明るさの積分値は、被写体を変更しない限り大きく変化することはないことに着目して、画面中の任意の場所の明るさ（以下、小領域輝度と称す）と大領域の明るさ（以下、大領域輝度と称す）を各々複数回づつ検出し、それぞれの変化の割合に基づいて蛍光灯フリッカの有無の判断を下すようにしたものである。

## 【0018】

具体的には、小領域輝度の変化が大で、かつ、大領域輝度の変化が小のときは「フリッカ有り」と判断し、小領域輝度の変化が大で大領域輝度の変化が大のときや、小領域輝度の変化が小で大領域輝度の変化が小のとき、小領域輝度の変化が小で大領域輝度の変化が大のときはそれぞれ「フリッカ無し」と判断するものである。

## 【0019】

さらに、画素読出信号を処理する半導体集積回路には上記小領域輝度と大領域輝度の検出回路のみ設け、その検出回路により検出された輝度レベルはマイクロコンピュータへ送って輝度レベルに基づくフリッカの有無の判定をマイクロコンピュータのソフト処理により行うようにすることで、画素読出信号を処理する半導体集積回路の回路規模の増大を抑え、チップサイズの低減を図ることができる。

## 【0020】

## 【発明の実施の形態】

## (第1実施例)

図1は、本発明の技術が適用されたCMOS型固体撮像素子用カメラシステムの第1の実施例をブロック図で示す。同図に示すカメラシステムは、CMOS型固体撮像素子(イメージセンサ)10と、信号処理用LSI20と、シングルチップマイクロコンピュータなどからなるシステム制御装置30などによって構成されている。

CMOS型固体撮像素子10は、撮像領域11、CDS回路12、アナログ式ゲイン制御回路13、A/D変換器14、電荷蓄積時間制御回路15、および通信制御部16などを同一半導体基板上に集積形成したものである。

## 【0021】

撮像領域11は、図2に示すように、行(水平)と列(垂直)のマトリックス状に配置された多数の単位セルいわゆる画素110により形成される。各画素110はそれぞれフォトダイオード111、增幅器112、および選択スイッチSWVによって形成され、水平転送回路(水平シフトレジスタ)121と垂直転送回路(垂直シフトレジスタ)122とにより一つずつ順次選択されて読み出され

るようになっている。

## 【0022】

CDS (Correlated Double Sampling) 12は、選択画素110からの読出信号をノイズ除去しながらサンプリングする。アナログ式ゲイン制御回路13は、CDS12から出力される画素読出信号の伝達ゲインをアナログ制御する。A/D変換器14は、アナログ制御された画素読出信号をデジタル変換して出力する。電荷蓄積時間制御回路15は各画素の電荷蓄積時間いわゆる電子シャッタ時間を制御する。この電荷蓄積時間（露光時間）の制御は、外部から通信制御部16介して与えられる電荷蓄積時間設定信号に基づいて行われる。通信制御部16は、システム制御装置30との間で制御信号や設定信号のやりとりを行う。

## 【0023】

信号処理用LSI20は、デジタル式ゲイン制御部21、色信号処理部22、輝度処理部23、輝度レベルサンプリング部24、デジタルI/F（インターフェイス）25、および通信制御部26など有し、撮像素子10から出力される画素読出信号からテレビ規格（NTSC規格）のデジタルビデオ信号（色信号と輝度信号）を生成して出力するとともに、システム制御装置30との間で輝度レベル検出信号とデジタルゲイン制御データのやりとりを行う。輝度レベル検出信号は、撮像素子10から入力される画素読出信号の輝度をサンプリングして生成する。デジタルゲイン制御データは、撮像素子10から入力されたデジタル画素読出信号の伝達ゲインを設定する。

## 【0024】

システム制御装置30はマイクロコンピュータなどを用いて構成され、通信制御部31を介して撮像素子10と信号処理用LSI20の動作を制御する。このシステム制御装置30には、蛍光灯フリッカ除去（キャンセル）や蓄積光量制御などを行う画質制御プログラムが搭載されている。図3は、上記システム制御装置30に搭載された画質制御プログラムによる電荷蓄積制御動作をグラフ化したものである。

本実施例のカメラシステムでは、CMOS型固体撮像素子10にて生じる蛍光灯フリッカを除去するために、次の制御1、2を実行するプログラムを備えてい

る。

## 【0025】

制御1：CMOS型固体撮像素子10の各画素110における電荷蓄積時間を蛍光灯点滅周期Tと同じか、周期Tの2のべき乗倍（2T、4T、8T…）に設定する。

制御2：自動アイリス調整を行う場合、上記電荷蓄積時間を蛍光灯点滅周期と同じかその整数倍のステップで切り換えて各画素の蓄積光量を段階的に可変設定するとともに、画素読出信号の連続的なゲイン制御によってステップ間の蓄積光量段差を補間する。

## 【0026】

制御1においては、電荷蓄積時間を蛍光灯の電源周波数50Hz/60Hzに応じて選択する。電源周波数が50Hzの場合、蛍光灯点滅周期が10m秒となるので、上記電荷蓄積時間は10m秒またはその2のべき乗倍（20m秒、40m秒、80m秒、…）に設定される。この設定により、電荷蓄積の開始と終了のタイミングがどのようにになっても、各画素が蛍光灯の照明によって受ける蓄積光量が同じに揃う。これにより、フレーム内に濃淡斑となって現れる蛍光灯フレッカが除去される。

## 【0027】

CMOS型固体撮像素子10では、電荷蓄積時間を外部から指定する。指定する蓄積時間は、カウンタ回路簡略化のため垂直転送駆動用パルスを単位とした値が利用される。つまり、水平走査ラインを単位とする電荷蓄積ライン数を外部から指定することにより、各画素の電荷蓄積時間を設定するようになっている。

## 【0028】

特に制限されるものではないが、この実施例のCMOS型固体撮像素子10は、マスタクロックの4周期ごとに1画素を読み出すものとなっている。マスタクロック周波数を8MHz、1水平走査ラインの画素数を649とした場合、10m秒の電荷蓄積時間を水平走査ラインに換算すると、10m秒／（125n秒×4×649）=30.8ラインになる。つまり、電荷蓄積ライン数を30.8ラインに設定することにより、各画素の電荷蓄積時間を10m秒に設定することが

できる。したがって、商用交流電源周波数が50Hzの地域では、電荷蓄積時間を上記30.8ラインまたはその2のべき乗倍に設定することによって、点滅周期が10m秒の蛍光灯によるフリッカを除去することができる。

## 【0029】

商用交流電源の周波数が60Hzの地域では蛍光灯点滅周期が $1/(60\text{Hz} \times 2) = 8.3\text{m秒}$ となる。この点滅周期8.3m秒に相当する電荷蓄積ライン数は、 $8.3\text{m秒} / (125\text{n秒} \times 4 \times 649\text{画素}) = 25.68\text{ライン}$ となる。したがって、この場合は、電荷蓄積時間を上記25.68ラインまたはその2のべき乗倍に設定することによって、点滅周期が8.3m秒の蛍光灯によるフリッカを除去することができる。

## 【0030】

上記電荷蓄積ライン数の設定は、フレーム内の濃淡斑を除去する上で、ある程度の許容幅がある。たとえば、点滅周期10m秒の蛍光灯によるフリッカを除去する場合の電荷蓄積ライン数は、計算上30.8ラインまたはその2のべき乗倍であるが、実際は31ラインまたはその2のべき乗倍という整数値に丸めても、フレーム内での濃淡斑は除去できる。この場合、点滅周期と電荷蓄積時間の間に若干のズレが生じるが、この若干のズレはフレーム間の緩やかな輝度差となって現われ、フレーム内の濃淡斑とはならない。フレーム間の緩やかな輝度差はAGCなどの従来技術で簡単に除去可能である。

## 【0031】

制御2において、蛍光灯フリッカを除去するためには、電荷蓄積時間を蛍光灯点滅周期またはその整数倍に設定する必要がある。しかし、この電荷蓄積時間だけでは蓄積光量（画素読出信号強度）を段階的にしか制御できない。そこで、この発明では、蓄積光量を連続的に制御できるようにするために、電荷蓄積ライン数の制御と画素読出信号のゲイン制御とを組み合わせて連続的な露光制御を行うようしている。

## 【0032】

図3において、電源周波数が50Hzで蛍光灯点滅周期が10m秒の場合について説明すると、被写体照度が明るくて電荷蓄積ライン数が31～124ライン

のときは、信号処理用LSI20内のデジタル式ゲイン制御部21にて0~6dBのゲイン制御を行うことにより、蓄積光量を連続的に制御する。すなわち、電荷蓄積ライン数が一定の範囲では被写体照度に応じて連続的なゲイン制御を行う一方、電荷蓄積ライン数が31ラインから62ライン、62ラインから124ライン、124ラインから248ラインと2倍ずつ変化するタイミングに合わせて、デジタル式ゲイン制御部21の利得が2倍（約6dB）変化するようにゲイン制御を行う。

#### 【0033】

ここで、ゲイン制御をデジタル式ゲイン制御部21にて行うのは、電荷蓄積ライン数の変化に合わせた離散的なゲイン制御（ゲインの急激な変化）は、アナログ回路で行うとノイズが発生しやすいからである。また、電荷蓄積時間を蛍光灯点滅周期の整数倍ではなく2のべき乗倍に設定しているのは、電荷蓄積ライン数の切換えを蛍光灯点滅周期の2のべき乗倍にすると、図3からも分かるように、デジタル式ゲインアンプによるゲイン制御範囲を、どの蓄積時間（ライン数）のステップにおいても、同一の利得幅（6dB）にすることができ、デジタル式ゲインアンプの性能をフルに活用し、蓄積時間（ライン数）の切換え数を少なくすることができるからである。

#### 【0034】

被写体照度が暗くて電荷蓄積ライン数が248ラインに達したときは、デジタル式ゲイン制御部21でのゲイン制御を停止させ、CMOS型固体撮像素子10内のアナログ式ゲイン制御部13にて0~24dBのゲイン制御を行うようにしてある。これは、信号処理LSI20内におけるデジタル信号処理のビット精度を確保するためである。

#### 【0035】

電荷蓄積ライン数が31ライン未満となるような場合は、被写体照度が1000ルクス以上の高照度となる屋外の撮影環境と予測される。この場合は、蛍光灯によるフリッカ現象を考慮した露光制御を行う必要がない。したがって、この場合は、ゲイン制御は行わず、電荷蓄積ライン数の連続的な増減だけで蓄積光量を制御する（図3の符号Aの部分）。電源周波数が60Hzで蛍光灯点滅周期が8

3 m秒の場合についても、電荷蓄積ライン数が若干異なること除けば、上述の場合と同様の露光制御を行う。

【0036】

具体的には、被写体照度が明るくて電荷蓄積ライン数が26～104ラインのときは、信号処理用LSI20内のデジタル式ゲイン制御部21にて0～6dBのゲイン制御を行うことにより、蓄積光量を連続的に制御する。すなわち、電荷蓄積ライン数が一定の範囲では被写体照度に応じて連続的なゲイン制御を行う一方、電荷蓄積ライン数が26ラインから52ライン、52ラインから104ライン、104ラインから208ラインと2倍ずつ変化するタイミングに合わせて、デジタル式ゲイン制御部21の利得が2倍（約6dB）変化するようにゲイン制御を行う。

【0037】

（第2実施例）

図11は、本発明の技術が適用されたCMOS型固体撮像素子用カメラシステムの第2の実施例をブロック図で示す。同図に示すカメラシステムは、第1の実施例と同様に、CMOS型固体撮像素子（イメージセンサ）10と、信号処理用LSI20と、システム制御装置30などによって構成されており、これらは例えばプリント配線基板上に実装してモジュールとして構成することができる。

この場合、CMOS型固体撮像素子10のパッケージ上に撮像領域に対応してさらにレンズを搭載したものをモジュールとすることができます。モジュールとして構成することによりPDA（Personal Digital Assistants）などの携帯型データ端末や携帯電話機などに撮像機能を組み込むことが容易となるとともに、装置をコンパクトに構成することができる。また、信号処理回路（20）とシステム制御装置（シングルチップマイコン）30とを1つのLSIとして構成することも可能である。

図11において、図1と同一の回路や素子には同一の符号を付して重複した説明は省略する。

【0038】

CMOS型固体撮像素子10の各画素は、図6のような構成となっている。図

6はマトリックス状に配置された画素の1つを拡大して詳しく示したもので、図6において、110はマトリックス状に配置された画素の1つ、111はフォトダイオード、112はフォトダイオード111に蓄積された電荷を増幅して信号線S Lに出力する増幅回路（アンプ）である。読み出す画素は、まずVアドレス線V A Lによってライン（行）選択され、次にHアドレス線H A Lによって列選択される。信号線S Lに読み出された信号は出力線O Lを経て出力される。この動作を順次繰り返すことにより、撮像素子の全画素の蓄積電荷が読み出される。

## 【0039】

読み出しが終了するとフォトダイオード111に蓄積されていた電荷は、水平リセット回路123と垂直リセット回路124からのリセット信号H R SとV R Sによりオン、オフ制御されるリセットスイッチR S W 1, R S W 2によって放電される。このリセットスイッチR S W 1, R S W 2がオフされている期間がフォトダイオードP Dの電荷蓄積時間である。このリセットスイッチR S W 1, R S W 2のオン、オフ制御は、垂直同期信号と水平同期信号に同期して行われる。このため、各画素毎に電荷蓄積開始タイミングおよび信号読み出しタイミングに差が生じる。

## 【0040】

図8のようなN画素×Mラインのイメージセンサでは、左右に隣り合う画素AとBとの読み出し時間差 $\Delta t_1$ は、

$$\Delta t_1 = 1 / \text{水平転送クロック周波数} \cdots (\text{式 } 1)$$

上下に隣り合うラインの画素Aと画素Cとの読み出し時間差 $\Delta t_2$ は、

$$\Delta t_2 = 1 / \text{垂直転送クロック周波数} \cdots (\text{式 } 2)$$

画素Aと画素Dとの読み出し時間差 $\Delta t_3$ は、

$$\Delta t_3 = \Delta t_2 \times M - \Delta t_1 \cdots (\text{式 } 3)$$

映像1枚の読み出し時間は、画素Aの読み出しを開始してから画素Dの読み出しが完了するまでの期間 $t$ であり、

$$t = \Delta t_2 \times M \cdots (\text{式 } 4)$$

で現わされる。1秒間当たりに出画される映像の枚数のことをフレームレートといい、fps(Frame Per Second)という単位で表す。ここで、フレーム周期は $t$ である。

るので、フレームレートは、

$$\text{フレームレート} = 1 / t \text{ (fps)} \cdots \text{(式5)}$$

となる。

#### 【0041】

CMOS型固体撮像素子は、1フレームごとに各画素の電荷蓄積時間を制御する電子シャッタ機能が備えられている。しかし、その電荷蓄積の開始と終了のタイミングについて、CMOS型固体撮像素子では、全画素に同じ蓄積時間を与えるような電荷蓄積制御を行うものの、そのタイミングが画素毎に異なる。

#### 【0042】

上述した通り、CMOS型固体撮像素子では、画素毎に光電変換して蓄積した電荷をマトリックス選択回路で画素毎に順次選択して読み出す。このため、その画素の電荷蓄積タイミングはマトリックス選択回路による読み出しがタイミングに依存する。つまり、マトリックス回路で選択されて読み出される時点で蓄積されている電荷が読み出される。したがって、CMOS型固体撮像素子における各画素の電荷蓄積開始と終了タイミングは、その画素の読み出しが順に少しずつ異なる。

#### 【0043】

例えば、図8の画素Aと画素Bについて、両画素の電荷蓄積時間が1フレームごとにそれぞれT秒（Tは商用電源の半周期よりも短い）であった場合、図4（b）のように2つの画素AとBは共に同じT秒間電荷を蓄積するが、その電荷蓄積の開始と終了のタイミングは上述の（式1）のように画素AとBとで $\Delta t_1$ だけ異なる。このため、画素AとBの電荷蓄積時間が同じであっても、T秒間の蓄積が開始されてから終了するまでの蓄積光量（図中の斜線部分の面積に相当）は、照明が蛍光灯の場合にはその光量変化により異なる。

#### 【0044】

この結果、各画素の電荷蓄積時間は同じでも、画素毎に蓄積光量が変化するとともにその変化が順次蓄積されて、フレーム内に濃淡斑（輝度段差）が生じる。NTSCなどのラスタスキャン方式のビデオカメラの場合は、水平走査線の濃度が周期的に変化して帯状の濃淡斑が生じる。このフレーム内に生じる濃淡斑は画像内容との区別がつきにくく、AGCなどの従来技術では修正できない。

さらに、CMOS型固体撮像素子を用いたカメラシステムで発生する蛍光灯フリッカは、蛍光灯点滅周期と映像のフレーム周期とが非同期である場合に、上下方向に濃淡斑（あるいは輝度段差）が流れるように見える。

## 【0045】

例えば、電荷蓄積時間＝T秒（≠蛍光灯点滅周期）として電荷蓄積制御しているとする。撮像素子上の任意の1画素Xに着目し、フレーム単位での画素Xの蓄積光量の変化について考える。図9(a)は、撮像素子の動作を基準とし、時間軸基準を各フレームの開始点とした場合の画素Xの電荷蓄積制御タイミングである。画素Xにおける第Nフレームと第N+1フレームの電荷蓄積開始タイミングt(n)とt(n+1)は、t(n)=t(n+1)となる。

第Nフレームと第N+1フレームとの電荷蓄積終了タイミング（信号読み出しタイミング）についても、第Nフレームと第N+1フレームの電荷蓄積終了タイミングt(n)+Tとt(n+1)+Tも  $t(n)+T = t(n+1)+T$  となり、第Nフレームと第N+1フレームとで一致する。

## 【0046】

次に、図9(b)のように蛍光灯の点滅を基準にして考える。

蛍光灯点滅周期とフレーム周期とが非同期である場合、第Nフレーム開始点の蛍光灯光量S(n)と第N+1フレーム開始時の蛍光灯光量S(n+1)とは異なる。従って、画素Xの電荷蓄積タイミングは蛍光灯点滅周期と非同期となる。

このため、画素Xにおいて、第Nフレームと第N+1フレームとで電荷蓄積タイミングおよび蓄積時間は一致するが、図9(b)のように蓄積光量に差が生じる。本現象は、画素Xだけでなく、撮像素子上の全画素において同様である。また、任意のフレーム(N+M)においても蓄積光量に差が生じることは明らかである。このような蓄積光量差が出画フレーム毎に順次発生することにより、濃淡斑（あるいは輝度段差）が上下方向に流れるように見える。

## 【0047】

ところで、この蛍光灯フリッカ現象は、蛍光灯の光量が電源周波数の2倍の周波数、つまり電源周期の1/2周期で変化することにより生じる。一般に電源周波数は50Hzまたは60Hzであるが、図4(a)に示すように、50Hzで

は10m秒周期、60Hzでは8.3m秒周期で光量が変化する。従って、50Hzに合わせて画素の電荷蓄積タイミングを設定すると、60Hzの電源で動作する蛍光灯の下では濃淡斑が生じてしまう。このことは、画素の電荷蓄積タイミングを固定できないことを意味している。

#### 【0048】

図11に示す第2の実施例のカメラシステムにおいては、50Hzの蛍光灯フリッカと60Hzの蛍光灯フリッカを判別してフリッカをキャンセルできるように構成されている。第2の実施例が第1の実施例と異なるのは、信号処理用LSI20の輝度レベルサンプリング部24に、大領域輝度レベルサンプリング部24aと小領域輝度レベルサンプリング部24bが設けられている点である。ここで、大領域輝度レベルサンプリング部24aは、例えば図12(a)に示す192画素×96ラインのように、フリッカに起因する濃淡斑の輝度段差が平滑化される程度の画素領域である。一方、小領域輝度レベルサンプリング部24bは、例えば図12(b)に示す32画素×1ラインのように、フリッカに起因する濃淡斑の1/2周期よりも小さい幅の画素領域である。

#### 【0049】

本実施例においては、上記大領域輝度レベルサンプリング部24aと小領域輝度レベルサンプリング部24bからの検出信号をシステム制御装置30へ送って、システム制御装置30が検出信号に基づいて50Hzと60Hzの蛍光灯フリッカを自動的に判別して、CMOSイメージセンサ1には電荷蓄積時間制御データおよびアナログ式ゲイン制御回路13に対するゲイン制御データを、また信号処理LSI20にはデジタル式ゲイン制御部21に対するゲイン制御データを送信するように構成されている。以下、この制御の手順を図13および図14のフローチャートを用いて説明する。

#### 【0050】

先に述べた通り、蛍光灯点滅周期と映像のフレーム周期とが非同期である場合に、上下方向に濃淡斑（あるいは輝度段差）が流れるよう見える。本実施例のフリッカ自動判別では、この現象を利用する。ここで、実施例のカメラシステムのCMOS型固体撮像素子10のマスタクロックとして12MHzのクロックを

使用したとすると、フレームレート(1秒間に 出画するフレーム枚数)は 15fps であるため、商用電源の周波数が 60Hz 地域では、蛍光灯点滅周期とフレーム周期とのズレが生じず、画面上の濃淡斑が固定する。つまり、濃淡斑が流れないので、フリッカがあっても図 12 (b) の小領域の輝度は変化しなくなる。

そこで、フレームレートを 14.98fps として、若干のズレを発生させ、画面上の濃淡斑を縦方向に流すこととした。なお、CMOS 型固体撮像素子 10 のマスタクロックの生成には、特に制限されるものでないが、水晶振動子(誤差は 1 /100 万程度)を使用している。

#### 【0051】

蛍光灯フリッカの 50Hz / 60Hz 自動判別を行うため、図 12 (a) の大領域輝度レベルサンプリング回路 24a による画面中央部の大領域の明るさ検出、図 12 (b) の小領域輝度レベルサンプリング回路 24b による画面上 1 ライン中の 32 画素の小領域の輝度レベル検出を各々行い、両者の輝度変化の割合を判定して、50Hz 対応フリッカキャンセル処理と 60Hz 対応フリッカキャンセル処理とを切換える。

#### 【0052】

本実施例では、大領域輝度レベルサンプリング回路 24a による領域輝度測定と、小領域輝度レベルサンプリング回路 24b による領域輝度測定を行う。次に、連続した 8 フレームについて得られた大領域輝度検出データ RL1 ~ RL8 から、大領域輝度検出データの最大値 MAXL1 と最小値 MINL1 を判定し、その差 (MAX 値 L1 - MIN 値 L1) を求める。

その後、もう一度連続する 8 フレーム期間同様に測定を行い、大領域輝度検出データ RL9 ~ RL16 について、最大値 MAXL2 と最小値 MINL2 を判定し、その差 (MAX 値 L2 - MIN 値 L2) を求める。

#### 【0053】

同様にして、連続する 8 フレーム期間の 小領域輝度検出データ RS1 ~ RS8 、 RS9 ~ RS16 から、小領域輝度検出データの最大値 MAXS1, S2 と最小値 MINS1, S2 を判定し、その差 (MAX 値 S1 - MIN 値 S1) と (MAX 値 S2 - MIN 値 S2) を求める。

その後、20フレーム期間のインターバルを置き、再び上記一連の処理を実行する。つまり、合計36フレーム周期で輝度レベル判定を2回行う。

## 【0054】

続いて、大領域輝度レベルサンプリング回路24aによる測定結果から、図13のような大領域輝度判定処理を行う。この処理では、最大値と最小値の差( $MAX値L1 - MIN値L1$ )が最大値 $MAXL1$ の8.6%以下か否かの判定1(ステップS1)と、( $MAX値L2 - MIN値L2$ )が最大値 $MAXL2$ の8.6%以下か否かの判定2(ステップS2)とを行う。

そして、判定1と判定2のどちらか一方でも条件が成立しなかった場合つまり差が8.6%以上の時は、被写体変化と判断し、フリッカキャンセル制御の50Hzモード/60Hzモードの切換えは行わない。上記ステップS1及びS2での判定において、共に条件が成立した場合つまり差が8.6%以下の時は、小領域輝度判定(図14)を行う(ステップS3)。

## 【0055】

小領域輝度判定では、まず、それぞれのMAX値S1, S2に対して下記の判定1と判定2を行う(ステップS31, S32)。

輝度レベル25% < MAX値S1 < 輝度レベル125% …判定3

輝度レベル25% < MAX値S2 < 輝度レベル125% …判定4

判定3及び判定4において、どちらか一方でも判定の条件が成立しなかった場合は、フリッカキャンセル制御の50Hzモード/60Hzモードの切換えは行わない。ここで、輝度レベル125%とは、アナログゲイン制御回路14の最大出力の1/2を100% (最大レベルを200%)としたときの値である。

## 【0056】

上記判定3及び判定4において、共に判定の条件が成立した場合は、MAX値S1とMIN値S1との差と、MAX値S2とMIN値S2との差が、それぞれ8.6%よりも大きく25%よりも小さいか否か判定する(ステップS33, S34)。これらの判定において、どちらか一方でも判定の条件が成立しなかった場合は、フリッカキャンセル制御の50Hzモード/60Hzモードの切換えは行わない。判定の条件が成立した場合、フリッカキャンセル制御の50Hzモー

ド／60Hzモードの切換えを行う（ステップS35）。

本実施例の上記判定における8.6%、25%、125%などの定数値は、フリッカ発生時の輝度変化の実測値から設定しており、レンズのF値やイメージセンサの感度、フレームレート等によってそれぞれ違う値を使用することになる。

#### 【0057】

本実施例の図13および図14の輝度判定処理において、輝度検出回数、判定周期、判定タイミング等はプログラム上で自由に変更し、より精度を向上させることも可能である。また、実施例では図12のように小領域を1ライン中の32画素とし、大領域を192画素×96ラインとしたが、それらの大きさは外部（マイコン）より自由に設定できるようにしても良い。さらに、実施例では小領域を1画面の中に1つとしたが、1画面中にかかる領域を複数設けるようにしても良い。

#### 【0058】

本実施例におけるフリッカキャンセルの制御は、第1の実施例における制御と同様である。特に制限されるものではないが、この実施例のCMOS型固体撮像素子10は、マスタクロックの周波数が12MHzとされ、マスタクロックの6周期ごとに1画素を読み出すものとなっている。従って、1水平走査ラインの画素数を447とした場合、10m秒の電荷蓄積時間を水平走査ラインに換算すると、 $10\text{m秒} / (83.3\text{n秒} \times 6 \times 447) = 44.7\text{ライン}$ になる。つまり、電荷蓄積ライン数を44.7ラインに設定することにより、各画素の電荷蓄積時間を10m秒に設定することができる。よって、商用交流電源周波数が50Hzの地域では、電荷蓄積時間を上記44.7ラインまたはその2のべき乗倍に設定することによって、点滅周期が10m秒の蛍光灯によるフリッカを除去することができる。

#### 【0059】

また、被写体照度が明るくて電荷蓄積ライン数が45～90ラインのときは、信号処理用LSI20内のデジタル式ゲイン制御部21にて0～6dBのゲイン制御を行うことにより、蓄積光量を連続的に制御する。すなわち、電荷蓄積ライン数が一定の範囲では被写体照度に応じて連続的なゲイン制御を行う一方、電荷

蓄積ライン数が45ラインから90ライン、90ラインから180ラインと2倍ずつ変化するタイミングに合わせて、利得が2倍（約6dB）変化するようにゲイン制御を行う。

## 【0060】

商用交流電源の周波数が60Hzの地域では蛍光灯点滅周期が1／(60Hz × 2) = 8.3m秒となる。この点滅周期8.3m秒に相当する電荷蓄積ライン数は、8.3m秒／(83.3n秒 × 6 × 447画素) = 37.3ラインとなる。したがって、この場合は、電荷蓄積時間を上記37.3ラインまたはその2のべき乗倍に設定することによって、点滅周期が8.3m秒の蛍光灯によるフリッカを除去することができる。

## 【0061】

そして、被写体照度が明るくて電荷蓄積ライン数が37～148ラインのときは、信号処理用LSI20内のデジタル式ゲイン制御部21にて0～6dBのゲイン制御を行うことにより、蓄積光量を連続的に制御する。すなわち、電荷蓄積ライン数が一定の範囲では被写体照度に応じて連続的なゲイン制御を行う一方、電荷蓄積ライン数が37ラインから74ライン、74ラインから148ラインと2倍ずつ変化するタイミングに合わせて、利得が2倍（約6dB）変化するようにゲイン制御を行う。

## 【0062】

上記電荷蓄積ライン数の設定は、フレーム内の濃淡斑を除去する上で、ある程度の許容幅がある。たとえば、点滅周期10m秒の蛍光灯によるフリッカを除去する場合の電荷蓄積ライン数は、計算上44.7ラインまたはその2のべき乗倍であるが、実際は45ラインまたはその2のべき乗倍という整数値に丸めても、フレーム内での濃淡斑は除去できる。

## 【0063】

以上、本発明者によってなされた発明を実施態様にもとづき具体的に説明したが、本発明は上記実施態様に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。たとえば、実施例では、CMOS型固体撮像素子10にアナログゲイン制御回路をまた信号処理用LSI20に

デジタルゲイン制御回路を設けて両方で画素読出信号ゲイン制御を行っているが、画素読出信号のゲイン制御は、撮像素子10または信号処理用LSI20のいずれか一方だけで行わせるようにしても良い。また、実施例では、デジタルゲイン制御からアナログゲイン制御への切換えを、ライン数の切換えと同時にしているが、ライン数の切換え後6dBまではデジタルゲイン制御回路で増幅し、その後アナログゲイン制御回路に切換えるようにすることも可能である。

## 【0064】

以上の説明では主として、本発明者によってなされた発明をその背景となった利用分野であるビデオカメラに適用した場合について説明したが、それに限定されるものではなく、たとえば静止画像を撮影するデジタルスチールカメラにも適用できる。また、本発明は、蛍光灯以外の被写体照明光源にて生じる周期的点滅によるフリッカの除去にも当然適用できる。

## 【0065】

## 【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。すなわち、本発明に従うと、CMOS型固体撮像素子を用いた撮像システムにおいて、各画素の電荷蓄積時間が被写体照明光源の点滅周期またはその整数倍となるように設定する電荷蓄積制御手段を備えたことにより、フレーム内の濃淡斑となって現れる蛍光灯等の照明光源によるフリッカを簡単な構成手段でもって効果的に防止できる。

## 【0066】

また、CMOS型固体撮像素子を用いた撮像システムにおいて、電荷蓄積時間を被写体照明光源の点滅周期と同じかその整数倍のステップで切換えて各画素の蓄積光量を段階的に可変設定するとともに、画素読出信号の連続的なゲイン制御によってステップ間の蓄積光量段差を補間することにより、蛍光灯等の照明光源によるフリッカを効果的に防止しながら、自動アイリス調整を広範囲かつ円滑に行わせることができる。

## 【0067】

さらに、CMOS型固体撮像素子を用いた撮像システムにおいて、1フレーム

内に設定した小領域における輝度変化と大領域における輝度変化を検出する手段を設けたので、被写体撮影環境の変化とは明確に区別して照明光源の点滅を判断できる。その結果、正確なフリッカキャンセル処理を行って画質の低下を防止することができる。

【図面の簡単な説明】

【図1】

本発明によるCMOS型固体撮像素子を用いたカメラシステムの一実施例を示すブロック図である。

【図2】

CMOS型固体撮像素子の撮像領域の構成を部分的に示す回路図である。

【図3】

実施例のカメラシステムにおける画素の電荷蓄積時間制御を説明するための被写体の明るさと電荷蓄積時間との関係を示すグラフである。

【図4】

電源周波数と蛍光灯点滅周波数の関係および蛍光灯の点滅波形と画素の電荷蓄積時間の関係を示す波形図である。

【図5】

モニタ画面上に現れる蛍光灯フリッカの様子を表した図である。

【図6】

CMOS型固体撮像素子の任意の1画素について内部構成を示した回路構成図である。

【図7】

CMOS型固体撮像素子の画素信号読み出し順序を示す説明図である。

【図8】

CMOS型固体撮像素子の撮像領域の画素配列の例を示す構成図である。

【図9】

本発明を適用しない場合における各画素の電荷蓄積タイミングおよび蛍光灯の点滅周期と蓄積光量の関係を示すタイミングチャートである。

【図10】

本実施例における各画素の電荷蓄積タイミングおよび蛍光灯の点滅周期と蓄積光量の関係を示す波形図である。

【図11】

本発明を適用したCMOS型固体撮像素子を用いたカメラシステムの第2の実施例を示すブロック図である。

【図12】

第2の実施例における輝度レベル検出エリアの一例を示す図である。

【図13】

第2の実施例における大領域輝度レベルの判定手順の一例を示すフローチャートである。

【図14】

第2の実施例における小領域輝度レベルの判定手順の一例を示すフローチャートである。

【符号の説明】

1 0 CMOS型固体撮像素子（イメージセンサ）

1 1 撮像領域

1 2 CDS回路

1 3 アナログ式ゲイン制御回路

1 4 A/D変換器

1 5 電荷蓄積時間制御回路

1 6 通信制御部

1 1 0 画素

1 1 1 フォトダイオード

1 1 2 増幅器

SWV 選択スイッチ

1 2 1 水平シフトレジスタ（水平転送回路）

1 2 2 垂直シフトレジスタ（垂直転送回路）

2 0 信号処理用LSI

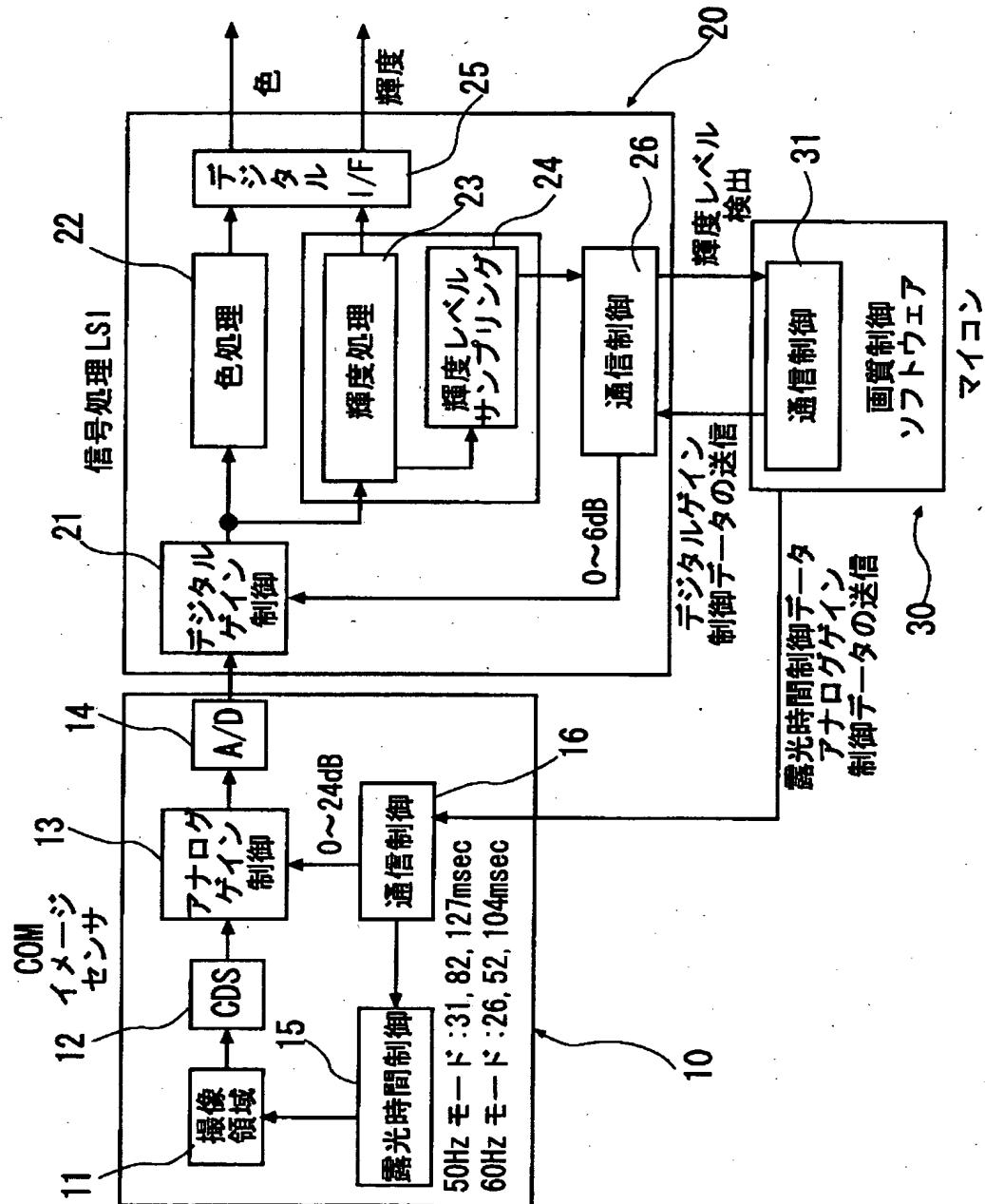
2 1 デジタル式ゲイン制御部

- 2 2 色信号処理部
- 2 3 輝度処理部
- 2 4 a 大領域輝度レベルサンプリング部
- 2 4 b 小領域輝度レベルサンプリング部
- 2 5 デジタルI／F（インターフェイス）
- 2 6 通信制御部
- 3 0 システム制御装置
- 3 1 通信制御部

【書類名】

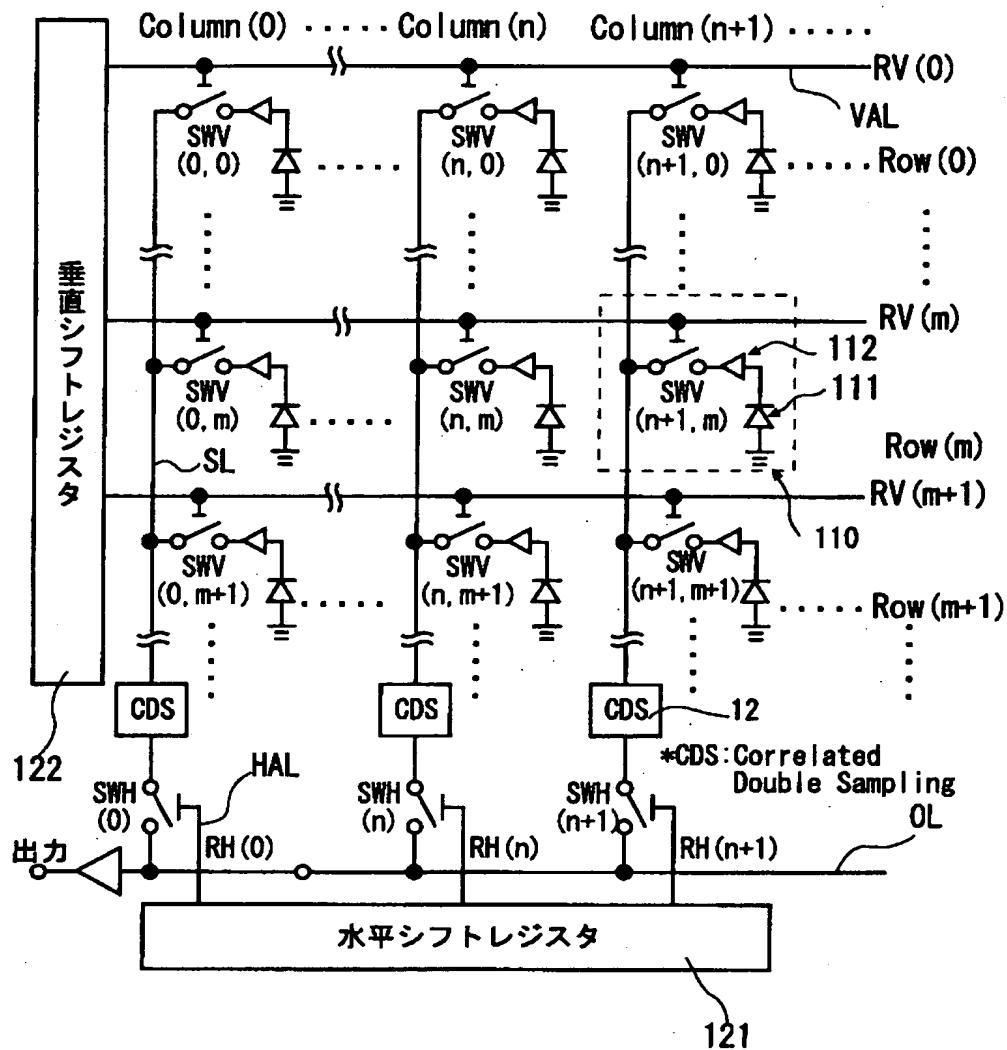
## 図面

【図1】



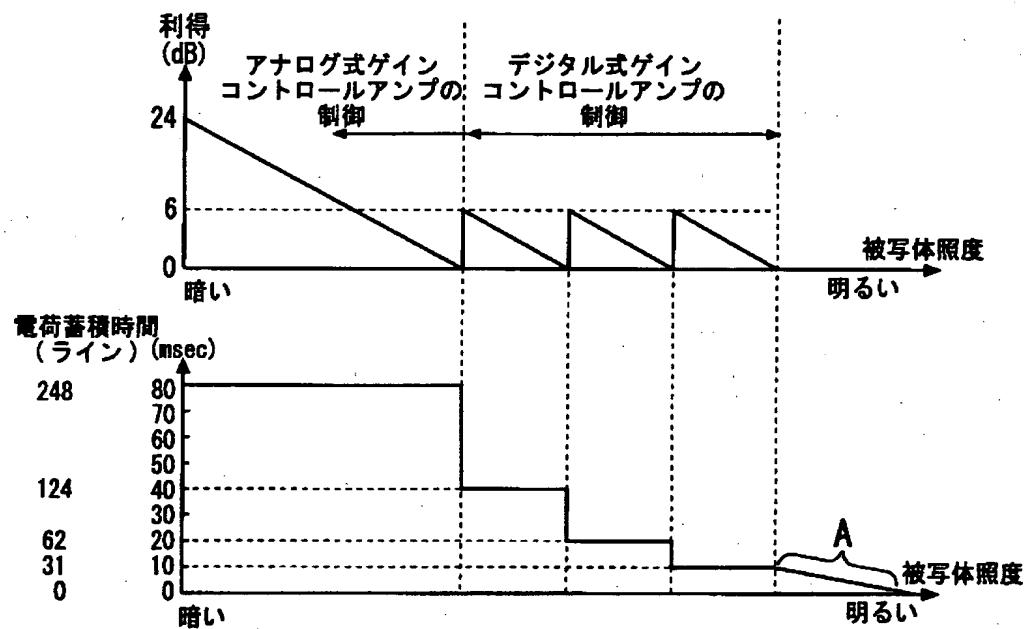
【図2】

11

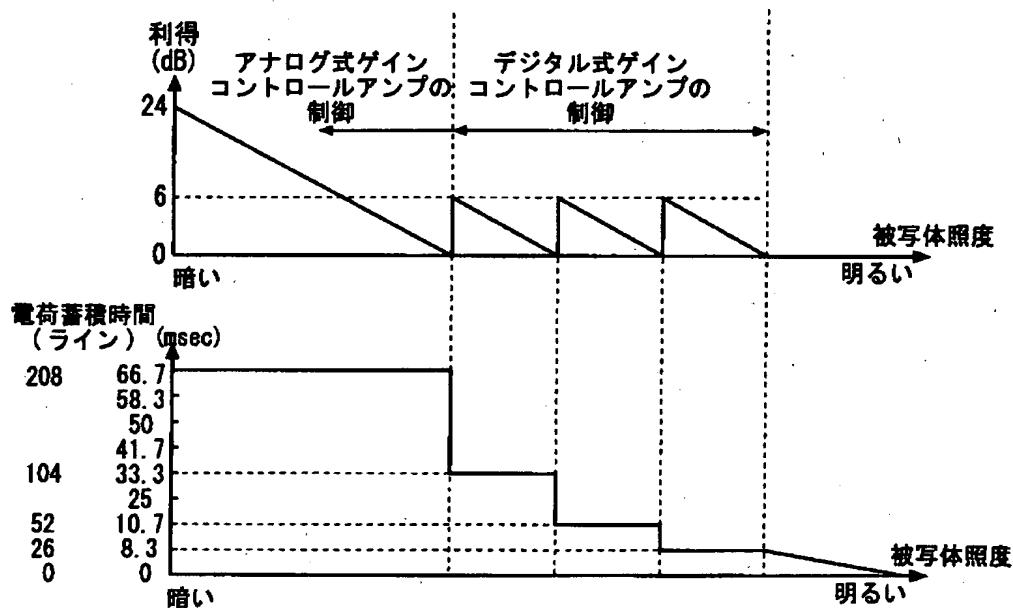


【図3】

(a)

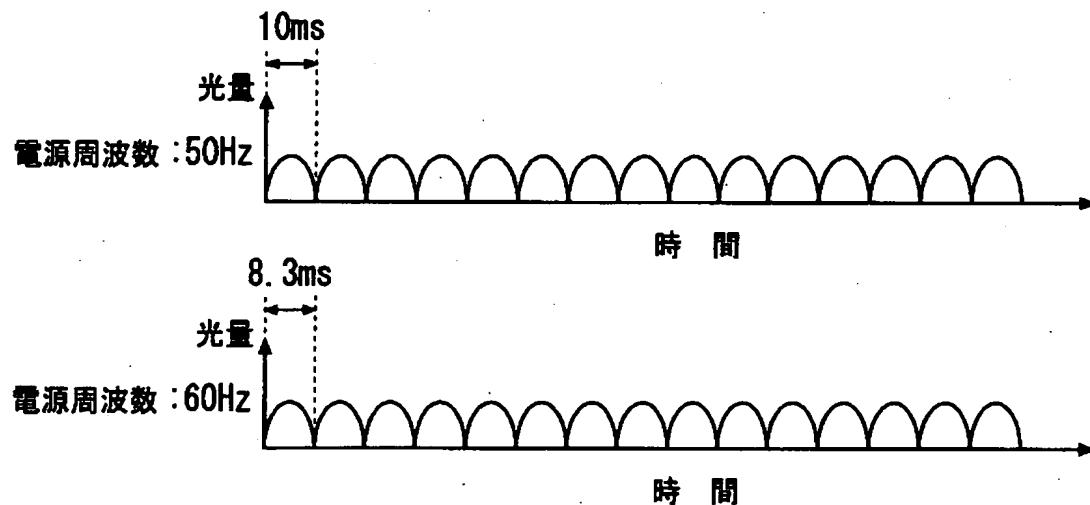


(b)

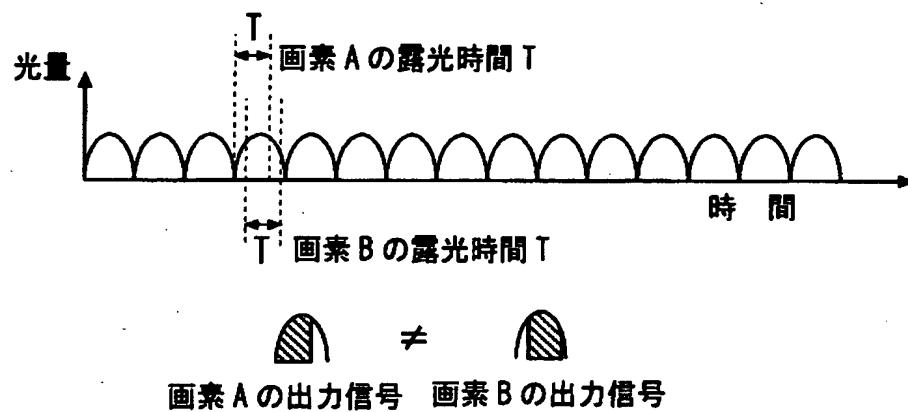


【図4】

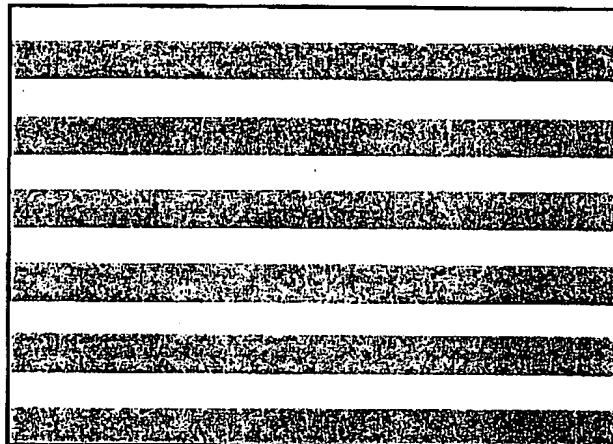
(a)



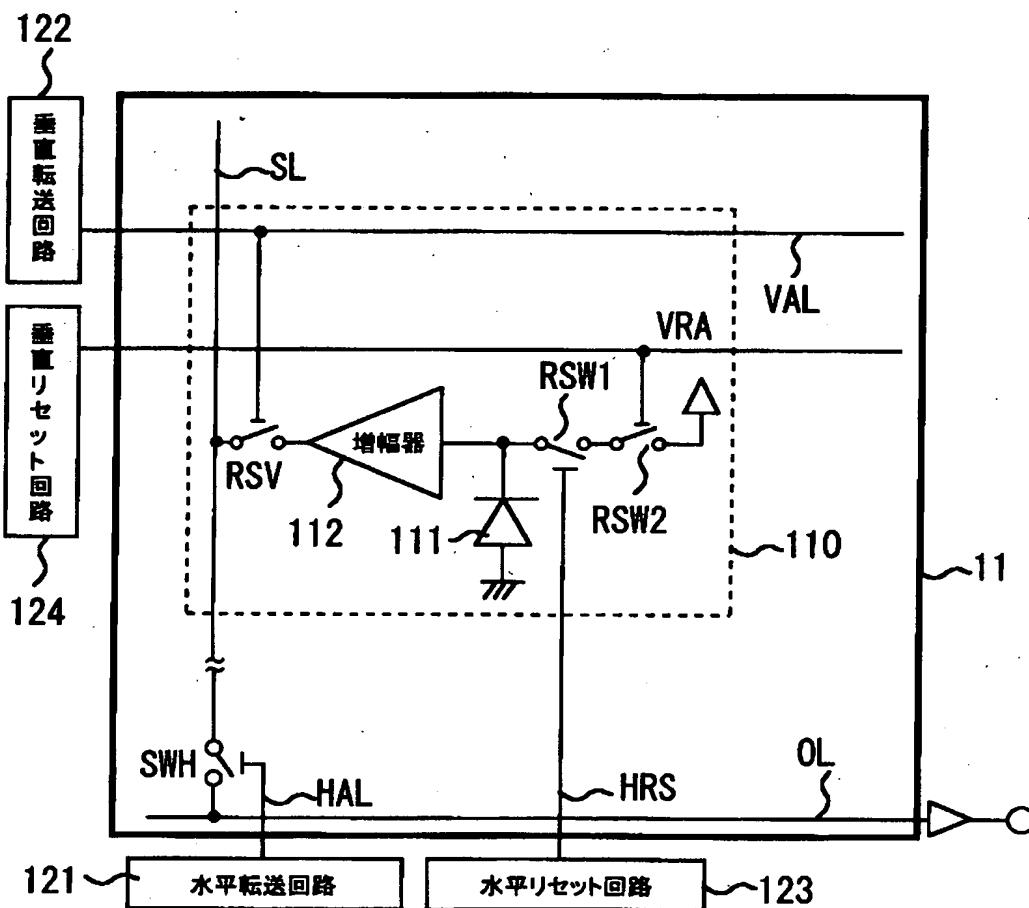
(b)



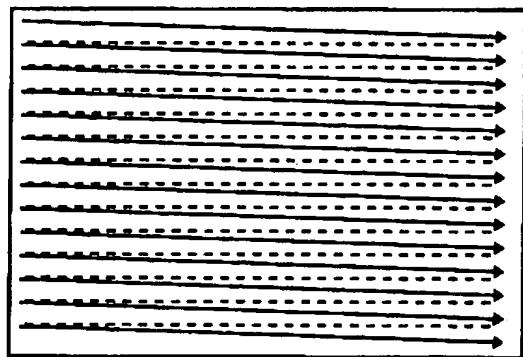
【図5】



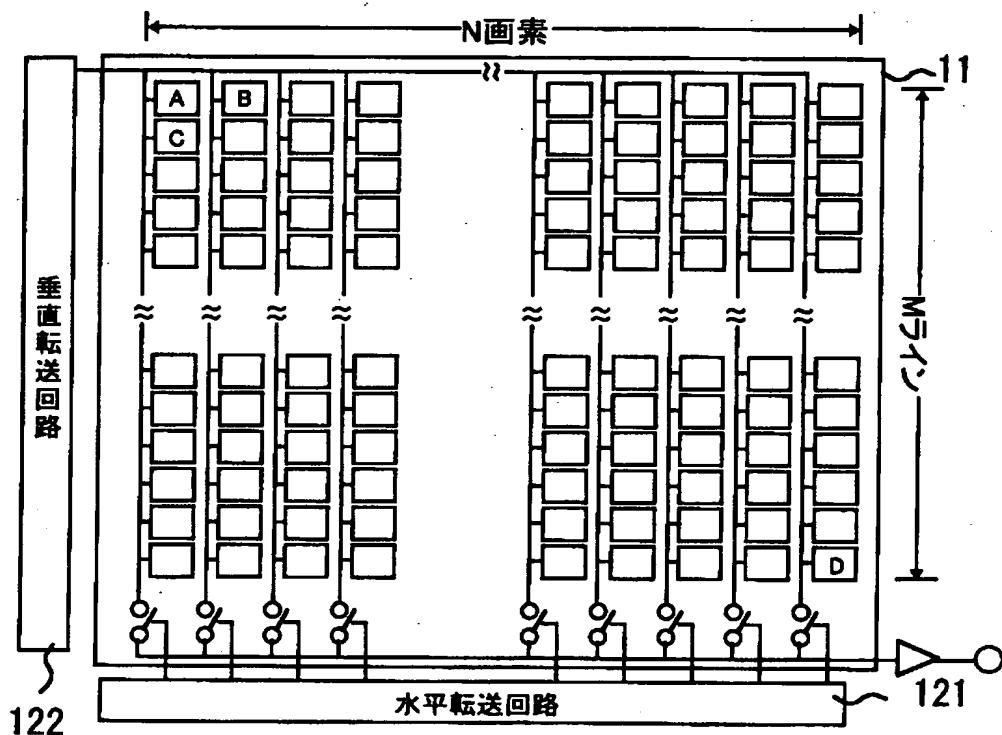
【図6】



【図7】

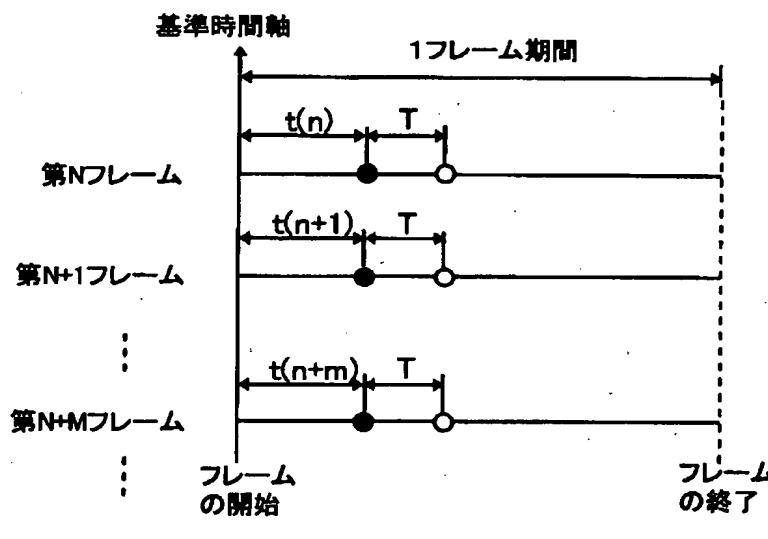


【図8】



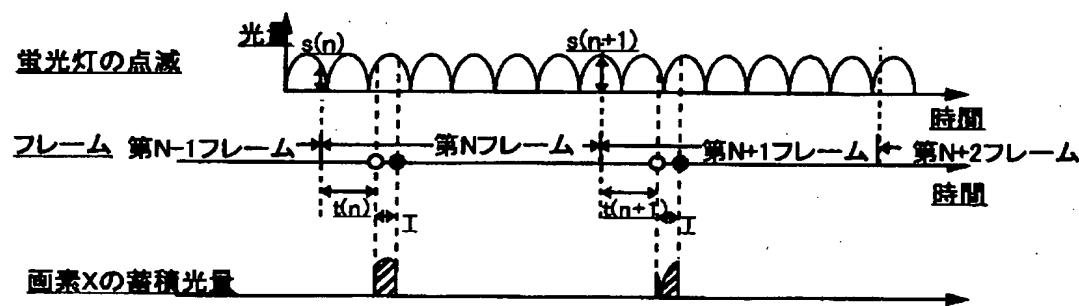
【図9】

(a)

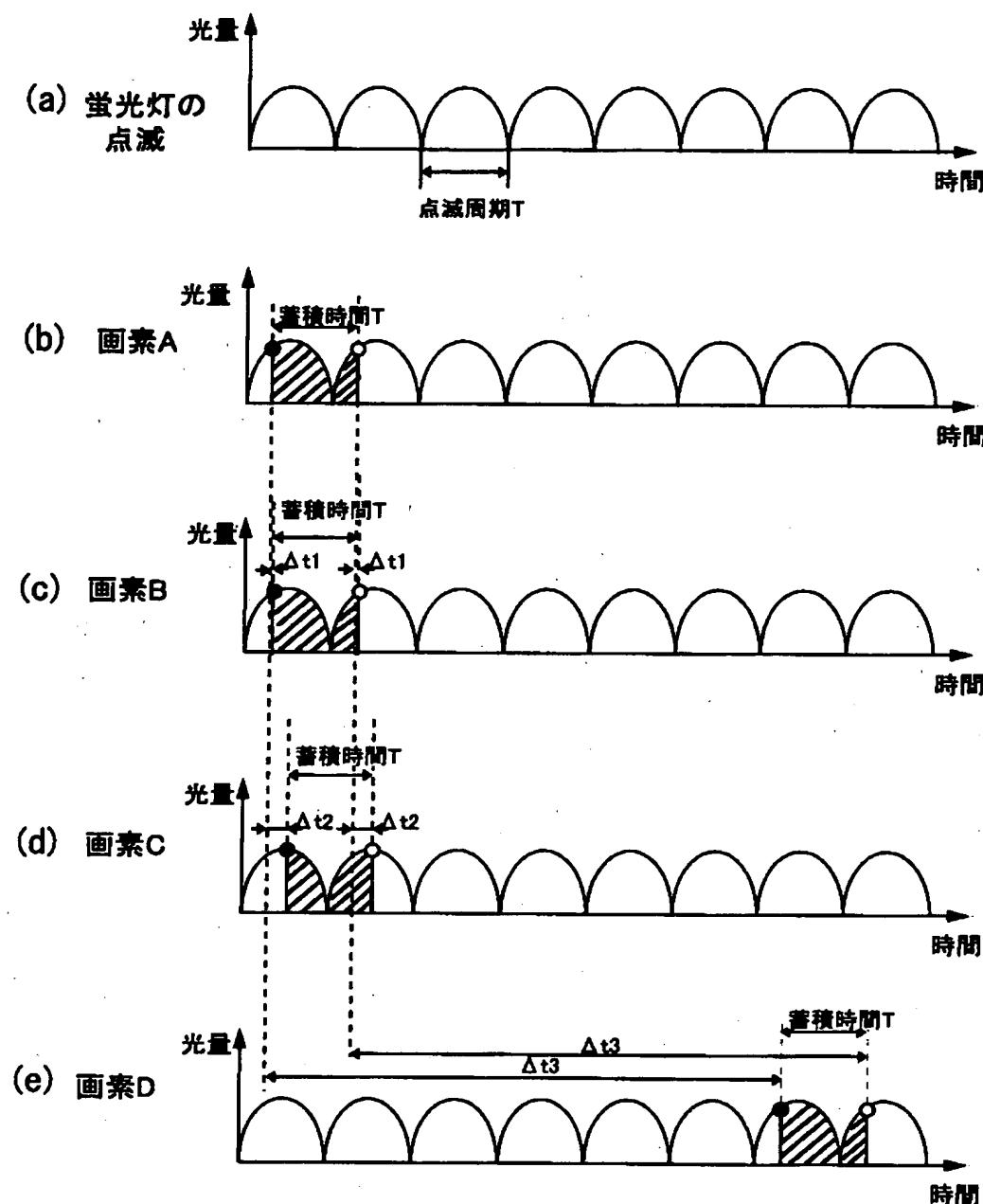


N,M: 正の整数  
 ●: 画素Xの電荷蓄積開始タイミング  
 ○: 画素Xの電荷蓄積終了(信号読み出し)タイミング  
 T: 電荷蓄積時間

(b)

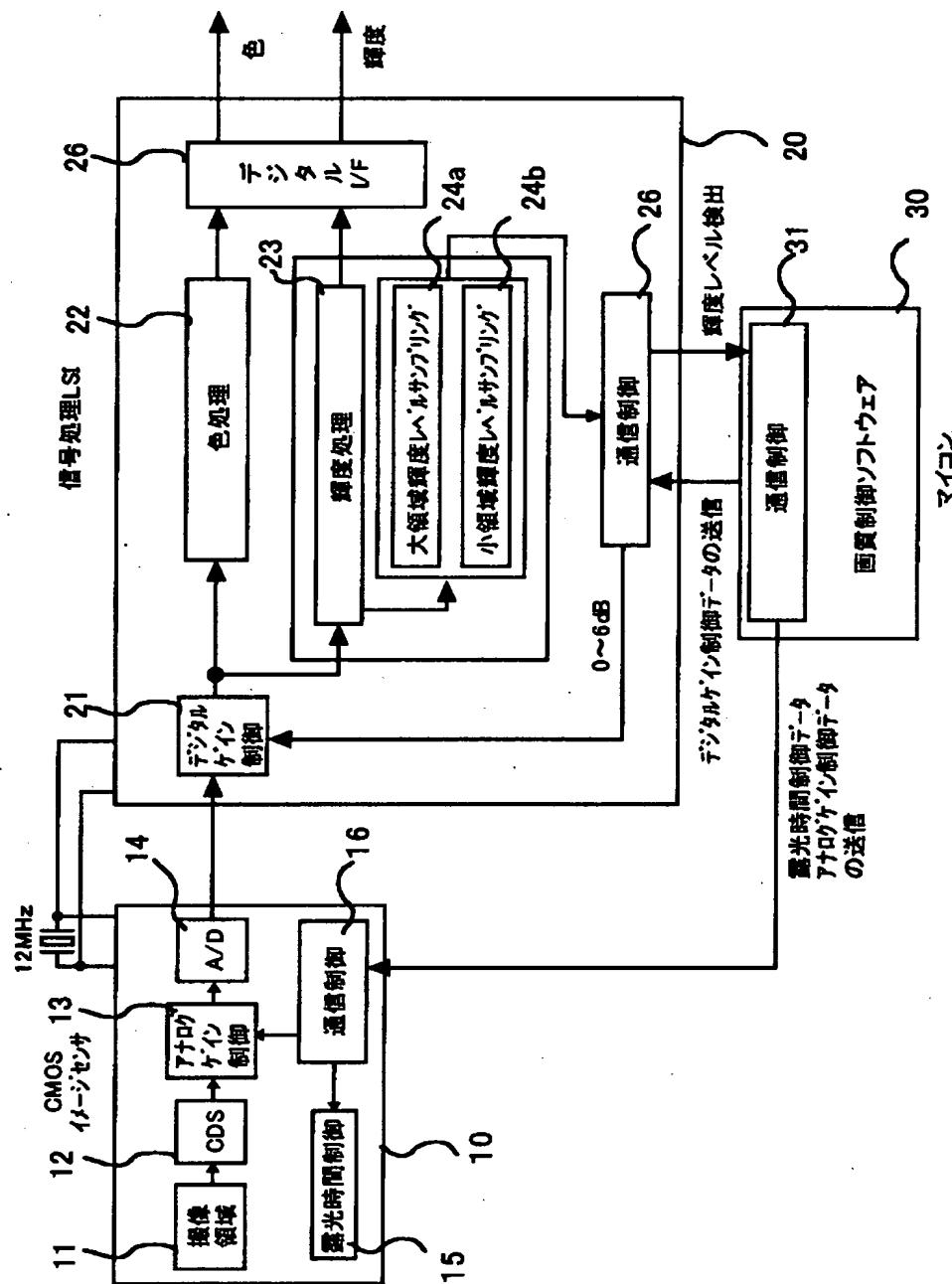


【図10】



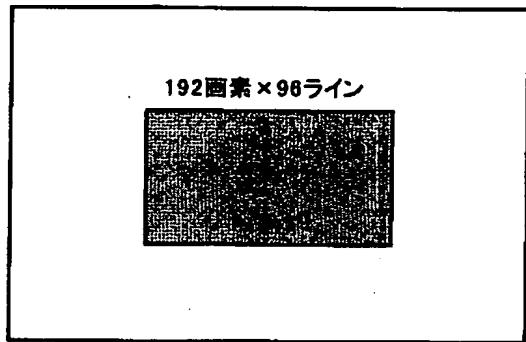
●: 電荷蓄積開始点  
 ○: 電荷蓄積終了点(信号読み出し点)  
 図の斜線: 斜線の面積が蓄積した光量

【図11】

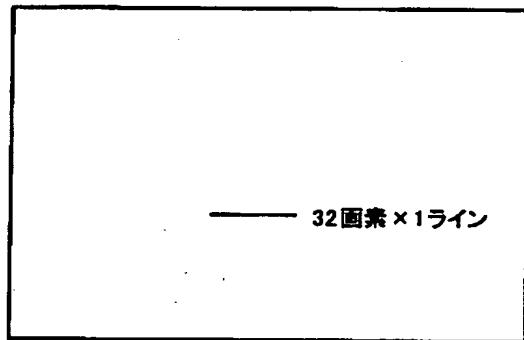


【図12】

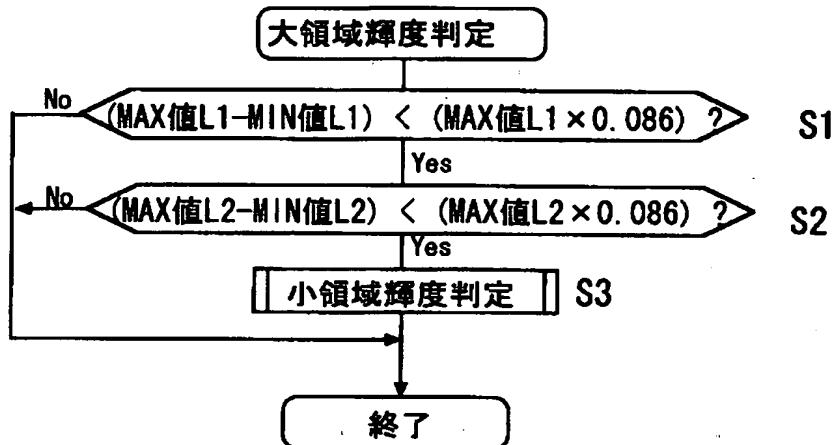
(a)



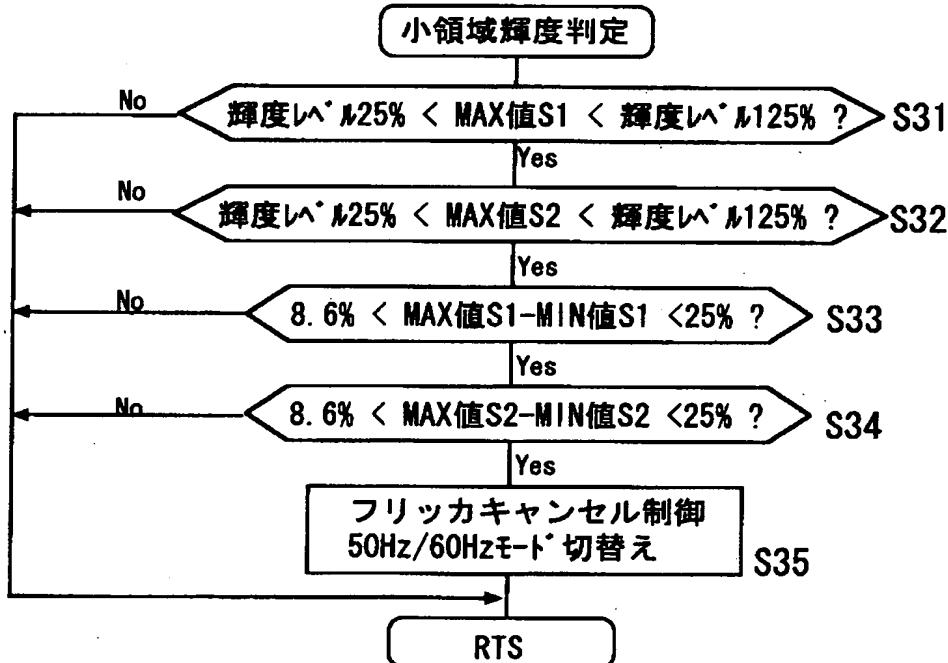
(b)



【図13】



【図14】



【書類名】 要約書

【要約】

【課題】 CMOS型固体撮像素子を用いたカメラシステムにおいて、フレーム内の濃淡斑となって現れる蛍光灯等の照明光源によるフリッカを簡単な構成手段でもって自動判別し、効果的に防止する。また、蛍光灯等の照明光源によるフリッカを効果的に防止しながら、自動アイリス調整を広範囲かつ円滑に行わせる。

【解決手段】 フレーム内に設定された小領域における輝度変化と大領域における輝度変化から被写体照明光源の点滅を判断し、各画素（110）の電荷蓄積時間が被写体照明光源の点滅周期またはその整数倍となるように設定する。また、電荷蓄積時間を被写体照明光源の点滅周期と同じかその整数倍の周期で切り換えて各画素の蓄積光量を段階的に可変設定するとともに、画素読出信号の連続的なゲイン制御によってステップ間の蓄積光量段差を補間するようにした。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2001-377165
受付番号	50101815973
書類名	特許願
担当官	小池 光憲 6999
作成日	平成13年12月17日

＜認定情報・付加情報＞

【提出日】 平成13年12月11日

次頁無

出願人履歴情報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地  
氏 名 株式会社日立製作所

出願人履歴情報

識別番号 [000233169]

1. 変更年月日 1998年 4月 3日

[変更理由] 名称変更

住 所 東京都小平市上水本町5丁目22番1号

氏 名 株式会社日立超エル・エス・アイ・システムズ

出願人履歴情報

識別番号 [000233088]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 千葉県茂原市早野3681番地  
氏 名 日立デバイスエンジニアリング株式会社